



Πανεπιστήμιο Πατρών – Πολυτεχνική Σχολή
Τμήμα Ηλεκτρολόγων Μηχανικών και Τεχνολογίας Υπολογιστών

Υπεύθυνος Καθηγητής: **Μιχάλης Μπίρμπας**
mbirbas@ece.upatras.gr

Θέματα Διπλωματικών Εργασιών Ακαδημαϊκού Έτους 2020-2021

Δ01. Smart grid εφαρμογές που αφορούν στην διερεύνηση και υλοποίηση τεχνικών και αρχιτεκτονικών για εξομοίωση ή/και επίβλεψη-έλεγχο παραμέτρων του smart grid (microgrid) δικτύων. Επιπλέον, η προοπτική είναι, οι μέθοδοι οι οποίοι θα αναπτυχθούν στα πλαίσια της δράσης αυτής να γίνει προσπάθεια να επεκταθούν –τροποποιηθούν κατάλληλα ώστε να μπορούν να εφαρμοστούν σε κυβερνοφυσικά συστήματα. Έμφαση κατά την παρούσα περίοδο δίδεται σε:

- Ανάπτυξη προηγμένων ενσωματωμένων συστημάτων υλικού/λογισμικού για την εξομοίωση της ανίχνευσης και επίδρασης των ηλεκτρικών μεταβατικών φαινομένων στην συμπεριφορά του (ηλεκτρικού) δικτύου, λόγω της ολονέν και μεγαλύτερης εισαγωγής (στο δίκτυο) εκτεταμένων διατάξεων ηλεκτρονικών ισχύος και της υλοποίησης προς τούτο ενός Real Time Transient StateEstimator .
- Βελτίωση του framework εξομοίωσης δικτύων ισχύος που έχει αναπτυχθεί είτε εντρυφώντας σε hardware optimizations που είναι απαραίτητοι είτε μέσω της εφαρμογής σε αυτή ανοικτών τεχνολογιών (όπως λ.χ. open-GL)

Δ02. Αποδοτικοί σχεδιασμοί και υλοποιήσεις machine learning και deep learning αλγορίθμων (βασισμένων κυρίως σε convolutional neural networks) με την βοήθεια κατάλληλων επιταχυντών σε υλικό με έμφαση στην παρούσα περίοδο:

- σε διερεύνηση της δυνατότητας απλοποίησης των σχετικών αλγορίθμων και της (θετικής) επίπτωσής τους σε επίπεδο υλοποίησης εστιαζόμενοι προς το παρόν σε image processing/image recognition εφαρμογές
- σε τηλεπικοινωνιακές εφαρμογές, όπως εκτίμηση (ασύρματου) καναλιού σε software defined networking κοκ
- σε smart grid εφαρμογές για την ανίχνευση βλαβών στο (μικρο) δίκτυο ισχύος

Δ03. Application Specific Instruction Set Processors (ASIPs) βασισμένοι στην ανοικτή αρχιτεκτονική RISC-V.

Η λογική της Διπλωματικής αυτής είναι κατά πρώτον η εξοικείωση με τα εργαλεία και τις RISC-V αρχιτεκτονικές, ακολούθως η επιλογή της πλέον κατάλληλης RISC-V αρχιτεκτονικής και η υλοποίησή της

σε επαναδιατασσόμενες διατάξεις υλικού (FPGAs) και τέλος η επέκταση του βασικού συνόλου εντολών τους (instruction set) και η πραγματοποίηση ειδικών εντολών για την επιτάχυνση συγκεκριμένων λειτουργιών (.λ.χ. η επιτάχυνση υπολογισμών σε νευρωνικά δίκτυα) μέσω customized data paths

Δ04. Real time control σε hybrid stepper motor με την βοήθεια ενσωματωμένου συστήματος που θα βασίζεται σε προηγμένο επεξεργαστικό πυρήνα και θα επιτελεί λειτουργία diagnostic monitoring όπου τα αισθητήρια σήματα θα στέλνονται σε κατάλληλο μοντέλο του συστήματος (digital twin) για profiling καλής λειτουργίας κοκ.

Δ05. Προηγμένοι μεικτοί σχεδιασμούς βασισμένοι στην χρήση Time-to Digital και Digital to Time (DTC) τεχνικών, τόσο για απλοποίηση σημαντικών αναλογικών διατάξεων (όπως ADC , CDR, VCO, frequency synthesizers κλπ) και την αντικατάστασή τους με αντίστοιχη ψηφιακή λογική.