

ΘΕΜΑΤΑ ΔΙΠΛΩΜΑΤΙΚΩΝ ΕΡΓΑΣΙΩΝ

ΑΚΑΔΗΜΑΪΚΟΥ ΕΤΟΥΣ 2005/2006

Καθηγητής: ΘΑΝΟΣ ΣΤΟΥΡΑΪΤΗΣ

1. Κατηγοριοποίηση και σύγκριση κυκλωμάτων και αλγορίθμων hardware για αριθμητικές πράξεις.

Ενώ υπάρχουν πολλοί αλγόριθμοι σε hardware για την εκτέλεση αριθμητικών πράξεων, είναι δύσκολη η σύγκρισή τους **με ενιαίο τρόπο** ως προς τις επιδόσεις τους με βάση τα συνήθη κριτήρια:

- ταχύτητας
- κατανάλωσης ενέργειας/ ισχύος
- επιφάνειας
- ικανοποίησης προτύπων (όπως, π.χ., το IEEE 754) και συμβατότητας με αυτά
- κάλυψης δυναμικής περιοχής
- ακρίβειας

Μέχρι σήμερα δεν υπάρχει καποιος *ενιαίος* τρόπος σύγκρισης των κυκλωμάτων που αναπτύσσονται για την εκτέλεση αριθμητικών πράξεων. Για την υποβοήθηση της έρευνας που ασχολείται με την ανάπτυξη αυτών των κυκλωμάτων αλλά και των σχεδιαστών επεξεργαστών που καλούνται να επιλέξουν τα βελτιστά κυκλώματα ως προς κάποιο σύνολο κριτηρίων, είναι χρήσιμο να αναπτυχθεί μια μεθοδολογία για την κατάταξη κυκλωμάτων που θα επιτρέπει και την εύκολη σύγκρισή τους.

2. Σχεδίαση Προγραμματιζόμενου Ψηφιακού Επεξεργαστή RNS

Το αριθμητικό σύστημα υπολοίπων (Residue Number System, RNS) είναι ένα σύστημα αναπαράστασης δεδομένων που επιτρέπει παράλληλη επεξεργασία με χαμηλή κατανάλωση ενέργειας. Η διπλωματική αυτή θα μελετήσει την οργάνωση του συνολικής αρχιτεκτονικής μιας μονάδας RNS που θα περιλαμβάνει τις βασικές ενιαίες μονάδες εκτέλεσης των αλγορίθμων, το σύνολο εντολών, καθώς και την οργάνωση του συστήματος εισόδου – εξόδου και του συστήματος της μνήμης.

3. Tool for RNS design verification

Αν και τα ψηφιακά φίλτρα που βασίζονται στο Residue Number System (RNS) παρουσιάζουν υψηλές επιδόσεις ταχύτητας και χαμηλή κατανάλωση ισχύος, τα RNS φίλτρα δεν χρησιμοποιούνται ευρέως σε DSP συστήματα λόγω της πολυπλοκότητας των εμπλεκόμενων αλγορίθμων. Σκοπός μας είναι η δημιουργία ενός εργαλείου για την σχεδίαση RNS φίλτρων, το οποίο να μην απαιτεί από τον σχεδιαστή γνώση των RNS αλγορίθμων και να παραγάγει μια περιγραφή του φίλτρου σε συντιθέμενη VHDL, λαμβάνοντας υπόψη τις προδιαγραφές σχεδίασης ως προς την ταχύτητα, την επιφάνεια, και την ενέργεια.

4. Μελέτη του base-extension στο αριθμητικό σύστημα υπολοίπων (RNS) και η εφαρμογή του στην υλοποίηση του αλγόριθμου κρυπτογράφησης RSA.

Ο αλγόριθμος κρυπτογράφησης RSA είναι σήμερα από τους πιο διαδεδομένους και η υλοποίηση του έχει αποκτήσει μεγάλο επιστημονικό και ερευνητικό ενδιαφέρον. Πρόσφατα, προτάθηκε το RNS σαν μία εναλλακτική λύση στη hardware υλοποίηση του αλγορίθμου. Στη διπλωματική αυτή εργασία, θα εξεταστεί το ζήτημα του base extension στο RNS, ως η βασική τεχνική που χρησιμοποιείται για την υλοποίηση του RSA με χρήση του RNS. Θα μελετηθούν από θεωρητικής άποψης οι δυνατότητες που υπάρχουν και θα προταθούν νέες τεχνικές για το base-extension, όσο αυτό είναι εφικτό. Η υλοποίηση του αλγορίθμου θα γίνει με χρήση της γλώσσας περιγραφής υλικού VHDL.

5. Μελέτη του High-Radix RNS ως προς την Κατανάλωση Ισχύος

Το high-radix Residue Number System (RNS) είναι ένα παράγωγο του πολλά υποσχόμενου ως προς τις επιδόσεις του συστήματος αναπαράστασης δεδομένων σε συστήματα ψηφιακής επεξεργασίας, RNS. Είναι πολύ ενδιαφέρον να μελετηθεί το σύστημα αυτό ως προς την κατανάλωσή της ενέργειας κατά την εκτέλεση των αριθμητικών πράξεων.

6. Επικοινωνίες μέσω της γραμμής ρεύματος

Η μετάδοση δεδομένων μέσω των ηλεκτρικών εγκαταστάσεων σε κτήρια έχει αναδειχθεί πρόσφατα σε αποδοτική μέθοδο και το IEEE βρίσκεται σε διαδικασία εκπόνησης προτύπων λειτουργίας. Η επίλυση προβλημάτων που σχετίζονται με τον θόρυβο μπορεί να βασιστεί σε τεχνικές ψηφιακής επεξεργασίας και αυτές τις τεχνικές καλείται να μελετήσει η διπλωματική αυτή. Πιο συγκεκριμένα, θα μελετηθούν τρόποι για την ασφαλή μετάδοση δεδομένων υψηλών ταχυτήτων πάνω από χαμηλής τάσης κυκλώματα διανομής ισχύος. Θα εξεταστούν μέθοδοι που ήδη έχουν εφαρμοστεί με επιτυχία (και έχουν ίσως εξαντλήσει τα όριά τους) στο DSL και σε ασύρματα δίκτυα επικοινωνίας. Θα αναπτυχθούν τεχνικές για την διευθέτηση του πλέον ανεπιθύμητου θορύβου, του κρουστικού.

7. Σχεδιασμός και υλοποίηση από απόσταση εργαστηριακών πειραμάτων σε DSP επεξεργαστή μέσω διαδικτύου για το Εργαστήριο του μαθήματος Ψηφιακής Επεξεργασίας Σημάτων

Η δυνατότητα διεξαγωγής πειραμάτων από απόσταση μέσω διαδικτύου είναι πολύ σημαντική καθώς δίνεται η δυνατότητα στους φοιτητές του εργαστηρίου να διεξάγουν την πειραματική δουλειά από το σπίτι ή άλλες τοποθεσίες οποιαδήποτε χρονική στιγμή. Τα πειράματα βασίζονται στον DSP επεξεργαστή κινητής υποδιαστολής της Texas Instruments TI TMS320C6711, ο οποίος έχει την δυνατότητα επεξεργασίας μεγάλου όγκου δειγμάτων σημάτων σε πραγματικό χρόνο, ανεξάρτητα από τις ρυθμίσεις του “host” υπολογιστή. Για την εκπόνηση της διπλωματικής αυτής εργασίας θα χρησιμοποιηθεί η Java για την υλοποίηση της επικοινωνίας μέσω Internet ώστε να επιτευχθεί σχεδόν πραγματικού χρόνου αλληλεπιδραστική πρόσβαση από πολλαπλούς χρήστες. Θα πρέπει να δημιουργηθεί μία API κλάση για το DSP για να διευκολύνει τον προγραμματισμό ανεξαρτήτως πλατφόρμας. Τέλος οι χρήστες θα μπορούν να «ανεβάσουν» τα κομμάτια του κώδικα στο DSP μέσω του διαδικτύου ώστε να προσαρμόζουν το πείραμα χωρίς να τίθενται προβλήματα ασφάλειας στον server.

8. Αλγόριθμοι και VLSI Κυκλώματα Βασικών Πράξεων Αριθμητικής στο Λογαριθμικό Αριθμητικό Σύστημα (Logarithmic Number System – LNS)

Θα μελετηθούν μέθοδοι μείωσης της πολυπλοκότητας των πράξεων της πρόσθεσης και της αφαίρεσης στο λογαριθμικό αριθμητικό σύστημα αναπαράστασης δεδομένων. Η διπλωματική θα αξιοποιήσει/αναπτύξει τεχνικές πολυωνυμικής παρεμβολής ή άλλης παρόμοιας μεθόδου. Η υπολογιστική τεχνική που θα επιλεγεί/αναπτυχθεί θα εφαρμοστεί στη σχεδίαση μίας VLSI λογαριθμικής αριθμητικής μονάδας υψηλής ακρίβειας. Έμφαση θα δοθεί στη διερεύνηση της σχέσης του λογαριθμικού συστήματος με την κατανάλωση ενέργειας, μιας και πρόσφατα ερευνητικά αποτελέσματα υποδεικνύουν ότι η λογαριθμική κωδικοποίηση μπορεί να μειώσει την ενέργεια η οποία χρειάζεται για τη λειτουργία του επεξεργαστή.

9. Ψηφιακός Επεξεργαστής για Γραφικά Υπολογιστών.

Στα πλαίσια της διπλωματικής αυτής θα αναπτυχθεί μια VLSI αρχιτεκτονική ενός προγραμματιζόμενου επεξεργαστή, ο οποίος θα υλοποιεί τα πλησιέστερα προς το hardware τμήματα της διαδικασίας απεικόνισης γραφικών σε οθόνες, όπως το rendering. Ο επεξεργαστής αυτός θα βρίσκει εφαρμογή σε κάρτες γραφικών υπολογιστών. Ιδιαίτερη έμφαση θα δοθεί στη χαμηλή κατανάλωση και μεγάλη ταχύτητα. Ο επεξεργαστής θα είναι συμβατός με τα τρέχοντα βιομηχανικά πρότυπα και θα βασίζεται στο λογαριθμικό αριθμητικό σύστημα αναπαράστασης δεδομένων (LNS).

10. Σχεδίαση παράλληλης διάταξης επεξεργαστών σε ένα chip.

Οι διατάξεις επεξεργαστών (processor arrays) αποτελούν μία κατηγορία συστημάτων παράλληλης επεξεργασίας. Όταν προτάθηκαν στη βιβλιογραφία, η τεχνολογία VLSI ήταν τέτοια που επέτρεπε την ολοκλήρωση ενός στοιχειώδους επεξεργαστή σε ένα chip και επομένως η διάταξη είχε νόημα ως συστοιχία από chips. Οι σημερινές δυνατότητες που παρέχονται όμως από την τεχνολογία VLSI, επιτρέπουν την ολοκλήρωση αρκετών βασικών στοιχείων επεξεργασίας πάνω σε ένα chip. Οι ιδιότητες, μάλιστα, της κανονικότητας, της επαναληπτικότητας, και της παραλληλίας που προσφέρονται από τις διατάξεις επεξεργαστών, τις καθιστούν πολύ καλό στόχο για υλοποιήσεις που να χαρακτηρίζονται από υψηλές ταχύτητες και χαμηλή κατανάλωση ενέργειας.

Στα πλαίσια της προτεινόμενης διπλωματικής, θα αναπτυχθεί ένα εργαλείο σχεδίασης διατάξεων επεξεργαστών και μελέτη αρχιτεκτονικών που θα παραχθούν. Πιο συγκεκριμένα, οι εργασίες που περιλαμβάνονται στα πλαίσια της διπλωματικής είναι οι ακόλουθες:

- Μελέτη της βιβλιογραφίας σχετικά με διατάξεις επεξεργαστών.
- Σχεδίαση στοιχειωδών μονάδων επεξεργασίας.
- Ανάπτυξη απλού εργαλείου που να παράγει VHDL κώδικα για την σχεδίαση μίας διάταξης, έχοντας ως δεδομένα τη δομή του στοιχειώδους επεξεργαστή και τα διανύσματα διασύνδεσης μεταξύ των επεξεργαστών.
- Μετρήσεις και συγκρίσεις των χαρακτηριστικών των διατάξεων ως συνάρτηση του πλήθους και του είδους των επεξεργαστών και των συνδέσμων επικοινωνίας.
- Ορισμός γλώσσας assembly για τον προγραμματισμό κάθε διάταξης.
- Εκτέλεση βασικών αλγορίθμων πάνω σε βασικές διατάξεις από αυτές που θα παραχθούν.

11. Ανάπτυξη CAD εργαλείου για την απεικόνιση αλγορίθμων σε διατάξεις επεξεργαστών, οι οποίες πληρούν δοθείσες προδιαγραφές

Η ανάπτυξη εργαλείων για την αυτόματη σχεδίαση κυκλωμάτων αποτελεί εδώ και πολλά χρόνια έναν από τους βασικούς στόχους έρευνας. Στην αναγκαιότητα για τη χρήση CAD εργαλείων συμβάλουν τρεις διαφορετικές συνιστώσες: η μείωση του χρόνου σχεδίασης ενός κυκλώματος και κατά συνέπεια η μείωση του κόστους παραγωγής η οποία επιτυγχάνεται με την αυτοματοποίηση της διαδικασίας σχεδίασης, η αποφυγή σφαλμάτων λόγω ανθρώπινου παράγοντα, και τέλος, η δυνατότητα για διερεύνηση μεγαλύτερου χώρου πιθανών εναλλακτικών λύσεων ενός προβλήματος, κάτι που χωρίς CAD μπορεί να χαρακτηριστεί από δύσκολο έως αδύνατο.

Στα πλαίσια της προτεινόμενης διπλωματικής εργασίας θα αναπτυχθεί σε λογισμικό (π.χ. γλώσσα C++) ένα CAD εργαλείο για την απεικόνιση αλγορίθμων σε παράλληλες διατάξεις επεξεργαστών, οι οποίες ικανοποιούν δοθείσες προδιαγραφές, ανάλογα με την εφαρμογή. Το εργαλείο που θα αναπτυχθεί θα βασίζεται σε πρωτότυπη μεθοδολογία η οποία έχει αναπτυχθεί από ερευνητική ομάδα με την οποία θα συνεργάζεται ο φοιτητής, και η οποία έχει συγκεκριμένα πλεονεκτήματα ως προς τις δυνατότητες εφαρμογής της έναντι μεθόδων της βιβλιογραφίας. Για παράδειγμα, παρέχεται η δυνατότητα μέτρησης κατανάλωσης ενέργειας σε υψηλό επίπεδο, ταυτόχρονα με τη μέτρηση της ταχύτητας και του πλήθους των επεξεργαστών.

Απαραίτητα στάδια για την εκπόνηση της προτεινόμενης διπλωματικής είναι η μελέτη της βιβλιογραφίας, η συγκριτική μελέτη διαφορετικών μεθοδολογιών για τη σχεδίαση διατάξεων επεξεργαστών, και η ανάπτυξη λογισμικού.

12. Σχεδιασμός κωδικοποιητή ακολουθιών κινούμενης εικόνας (video coder) βασισμένου στον wavelet μετασχηματισμό

Στην εργασία αυτή θα σχεδιαστεί video κωδικοποιητής που θα χρησιμοποιεί τον μετασχηματισμό wavelet. Η χρήση του μετασχηματισμού wavelet περιορίζει τα blocking artifacts που παρουσιάζονται σε χαμηλούς ρυθμούς δεδομένων (μεγάλη συμπίεση) όταν χρησιμοποιείται κωδικοποίηση βασισμένη σε κατάτμηση σε τετραγωνίδια (block-based coding). Για τον λόγο αυτό, video κωδικοποιητές βασισμένοι στον wavelet μετασχηματισμό έχουν γίνει αποδεκτοί για το πρόσφατο standard MPEG-4, που θα υποστηρίζει δυνατότητα μετάδοσης σε κλιμακούμενους ρυθμούς δεδομένων.

Τα συγκεκριμένα δομικά τμήματα του κωδικοποιητή θα είναι:

- Block-Based εκτίμηση κίνησης για τον εντοπισμό της τοπικής κίνησης.
- Επικαλυπτόμενη αντιστάθμιση κίνησης (motion compensation) για την απομάκρυνση της χρονικής συσχέτισης.
- Διακριτός μετασχηματισμός wavelet για την κωδικοποίηση των υπολοίπων (απομάκρυνση της τοπικής συσχέτισης).
- Κβαντοποίηση των συντελεστών του wavelet μετασχηματισμού.
- Κωδικοποίηση των κβαντισμένων συντελεστών με την χρήση zero trees, και κωδικοποίηση εντροπίας για την ελαχιστοποίηση των απαιτούμενων bits.
- Έλεγχος του ρυθμού εξόδου των δεδομένων για να επιτευχθεί το επιθυμητό μέσο bit rate.

Ο κωδικοποιητής που θα υλοποιηθεί θα περιγραφεί σε γλώσσα C, για να είναι δυνατή η εξομοίωσή της λειτουργίας του. Μια σειρά από δοκιμαστικές video ακολουθίες θα χρησιμοποιηθούν έτσι ώστε να αποτιμηθούν οι επιδόσεις του κωδικοποιητή (λόγος σήματος προς θόρυβο σε σχέση με τον ρυθμό μετάδοσης) και να συγκριθούν με άλλες εναλλακτικές υλοποιήσεις.

13. Αρχιτεκτονικές αποδοτικές ως προς την κατανάλωση ενέργειας για την κωδικοποίηση και μετάδοση video σε ασύρματα κανάλια.

Η μετάδοση video μέσω ασύρματων καναλιών από φορητές συσκευές είναι ιδιαίτερα δημοφιλής σε ένα ευρύ φάσμα εφαρμογών. Ένα μεγάλο πρόβλημα σε αυτές τις εφαρμογές είναι η περιορισμένη παροχή ενέργειας των μπαταριών των φορητών συσκευών. Για αυτό τον λόγο, η αποδοτική αξιοποίηση της ενέργειας είναι ένα κρίσιμο ζήτημα στην σχεδίαση ασύρματων τηλεπικοινωνιακών συστημάτων μετάδοσης video. Για την σχεδίαση ασύρματων τηλεπικοινωνιακών συστημάτων μετάδοσης video αποδοτικών ως προς την κατανάλωση ενέργειας λαμβάνονται υπόψη πολλοί παράγοντες, που περιλαμβάνουν την κωδικοποίηση πηγής (source coding), τον καταμερισμό των πόρων του καναλιού (channel resource allocation), και την συγκάλυψη σφαλμάτων (error concealment). Στόχος ο βέλτιστος συγκερασμός μεταξύ της κατανάλωσης ενέργειας και της ποιότητας της παροχής του video κατά την ασύρματη μετάδοση.

14. Βελτιστοποίηση πολλών επιπέδων (cross-layer) για ασύρματα δίκτυα διαμόρφωσης πολλαπλών φερουσών OFDM

Σε αυτή την διπλωματική εργασία θα μελετηθούν αρχιτεκτονικές βελτιστοποίησης ως προς πολλά επίπεδα (cross-layer) για ασύρματα δίκτυα διαμόρφωσης πολλαπλών φερουσών ορθογώνιων συχνοτήτων (OFDM). Θα μελετηθεί ο τρόπος σύνδεσης του φυσικού επιπέδου (Physical Layer) με το επίπεδο ελέγχου πρόσβασης μέσου (Media Access Control- MAC), ώστε να υπάρχει ισορροπία στον αποδοτικό και «δίκαιο» καταμερισμό των πόρων του ασύρματου συστήματος, χρησιμοποιώντας προσαρμοστικούς τρόπους καταμερισμού.